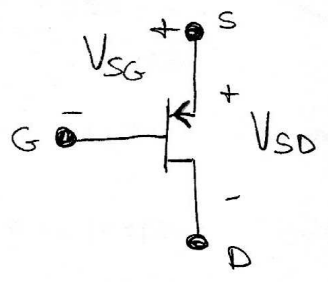


$$K = \frac{\beta}{2}$$

DA RICORDARE

P-MOS

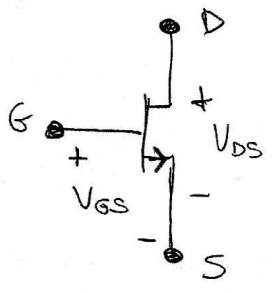


$$I_D \approx 0 \text{ per } V_{GS} \leq -V_{TH} \text{ MOSFET OFF}$$

$$I_D = 2k \left[(V_{SG} + V_{TH}) V_{SD} - \frac{V_{SD}^2}{2} \right] \text{ per } V_{SG} \geq -V_{TH} \text{ e } V_{SD} \leq V_{SG} + V_{TH} \text{ TRIODO}$$

$$I_D = k \left[(V_{SG} + V_{TH}) \right]^2 \text{ per } V_{SG} \geq -V_{TH} \text{ e } V_{SD} \geq V_{SG} + V_{TH} \text{ SATURO}$$

N-MOS

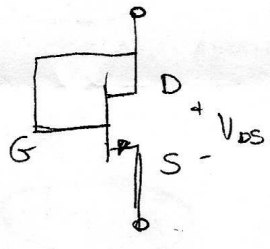


$$I_D \approx 0 \text{ per } V_{GS} \leq V_{TH} \text{ OFF}$$

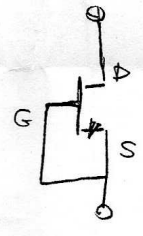
$$I_D = 2k \left[(V_{GS} - V_{TH}) V_{DS} - \frac{V_{DS}^2}{2} \right] \text{ per } V_{GS} \geq V_{TH} \text{ e } V_{DS} \leq V_{GS} - V_{TH} \text{ TRIODO}$$

$$I_D = k (V_{GS} - V_{TH})^2 \text{ per } V_{GS} \geq V_{TH} \text{ e } V_{DS} \geq V_{GS} - V_{TH} \text{ SATURO}$$

! N-MOS

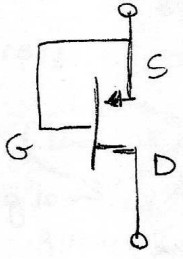


Se acceso il MOSFET è SATURO

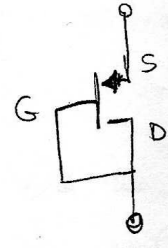


SEMPRE OFF

! P-MOS



SEMPRE OFF



Se acceso è SATURO (se non è aduno lo posso eliminare)

- $a \cdot \bar{a} = 0$
- $a + \bar{a} = 1$
- $a \cdot a = a$
- $a + a = a$
- $\bar{a} + 1 = 1$
- $a \cdot 0 = 0$
- $a + \bar{a}b = a + b$
- $a \cdot (\bar{a} + b) = a \cdot b$
- $a + a \cdot b = a$
- $a \cdot (a + b) = a$
- $\overline{a \cdot b} = \bar{a} + \bar{b}$
- $\overline{a + b} = \bar{a} \cdot \bar{b}$

$$a + ab = a$$

$$a \cdot (a + b) = a$$

$$a(a + b + c) = a$$

$$a \cdot b + a \cdot \bar{b} = a (b + \bar{b}) = a$$

$$(a + b) \cdot (a + \bar{b}) = (a \cdot a) + (b \cdot \bar{b}) = a + 0 = a$$

$$\left[\begin{aligned} a \cdot b + \bar{a}c + bc &= ab + \bar{a}c \\ (a + b)(\bar{a} + c)(b + c) &= (\bar{a} + c)(a + b) \end{aligned} \right] \text{ teorema del Consenso}$$

SEMPRE RICORDARE

CIRCUITO EQUIVALENTE

CANALE (N)

non saturazione (triode)

$$g_m = \beta V_{DS}$$

$$g_o = \beta (V_{GS} - V_{TH} - V_{DS})$$

Saturazione

$$g_o = 0$$

$$g_m = \beta (V_{GS} - V_{TH})$$

CANALE (P)

non saturazione (triode)

$$g_m = \beta V_{SD}$$

$$g_o = \beta (V_{SG} + V_{TH} - V_{SD})$$

Saturazione

$$g_o = 0$$

$$g_m = \beta (V_{SG} + V_{TH})$$

||
oo quando GATE e DRAIN sono collegati tra di loro si calcola la $g_{m,x}$ e nel circuito si immagina una resistenza di valore $1/g_{m,x}$

||
oo allora nel caso del TRIODO si calcola $g_{o,x}$ e livello circuitale si mette in parallelo al generatore (del mosfet in triode) una resistenza di valore $1/g_{o,x}$

SOMME NUMERI CON RIPORTO

$$\begin{array}{r} 111100 \\ 321,42 + \\ 333,20 \\ \hline 1210,12 \end{array}$$

base 5

14/07/2008 1801

RIPORTI 1111,00

14/07/2008 1805

$$\begin{array}{r} 101110 \\ 502,05 \\ 124,51 \\ \hline 1031,00 \end{array}$$

base 6

1031,00 RIPORTO 1011,10

14/07/2008 1809

$$\begin{array}{r} 10101 \\ 626,52 \\ 306,05 \\ \hline 1235,60 \end{array}$$

base 7

1235,60 RIPORTO 1010,10

14/07/2008 2801

$$\begin{array}{r} 111100 \\ 752,82 + \\ 377,40 \\ \hline 1241,32 \end{array}$$

base 9

1241,32 RIPORTI 1111,00

24/06/2008 1801

$$\begin{array}{r} 100110 \\ BA9ED4 \\ 72105 \\ \hline 13CB03 \end{array}$$

base 15

A	B	C	D	E
10	11	12	13	14

13CB03 RIPORTI 100110

24/06/2008 1805

$$\begin{array}{r} 100000 \\ BA9ED \\ 72105 \\ \hline 10CAF0 \end{array}$$

base 18

A	B	C	D	E	F	G	H
10	11	12	13	14	15	16	17

10CAF0 RIPORTI 100010

24/06/2008 1809

$$\begin{array}{r} 100100 \\ BA9DD \\ 72110 \\ \hline 14CB0D \end{array}$$

base 14

14CB0D 100100

CONVERSIONI

1) Da decimale a altra base "2"

- divide il numero decimale per la base "2" fino al valore < 1
- il numero in base "2" è dato dai resti della divisione per cui con ordine inverso (dall'ultimo al primo)
- le cifre dopo la virgola si ottengono come nell'esempio:

$$524,8125_{10}$$

$$\begin{array}{l} \downarrow \\ 0,8125 \times 2 = 1,625 \\ 0,625 \times 2 = 1,25 \\ 0,25 \times 2 = 0,5 \\ 0,5 \times 2 = 1 \end{array}$$

$$\left. \begin{array}{l} 0,8125 \\ 0,625 \\ 0,25 \\ 0,5 \end{array} \right\} \times 0,125 = \times 0,125$$

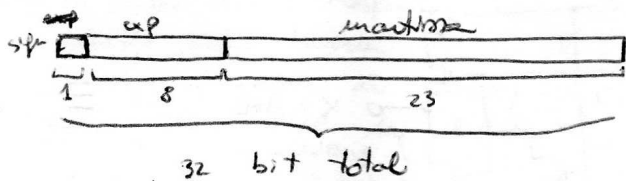
2) Da altra base a decimale

- si sfrutta il concetto di notazione polinomiale e si sommano i risultati:

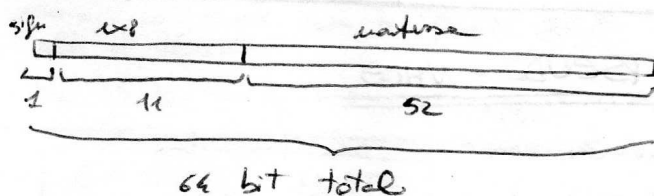
$$125_{81} = 1 \cdot 8^2 + 2 \cdot 8^1 + 5 \cdot 8^0 = 85_{10}$$

STANDARD IEEE 754 - 1985

1) PRECISIONE SINGOLA



2) PRECISIONE DOPPIA



- bit di segno $\begin{cases} 0 \rightarrow + \\ 1 \rightarrow - \end{cases}$

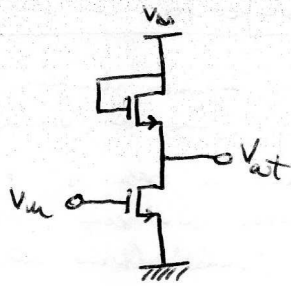
- esponente polarizzato: $E = e + 127$

- mantissa: si ottiene scrivendo il numero binario in modo che a sx della virgola ce ne sia solo un 1; la mantissa è tutto quello che sta a dx della virgola

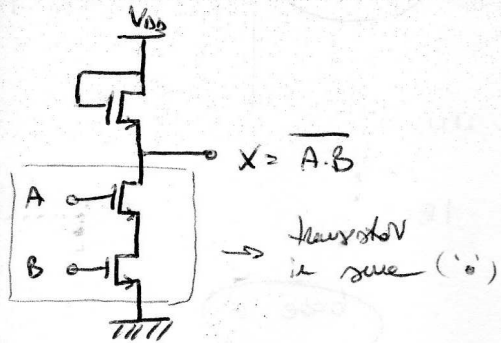
LOGICA RANOM

1) N-MOS

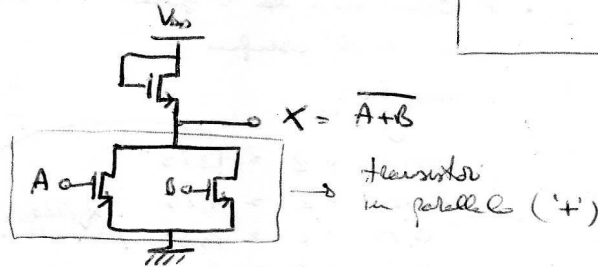
inverter



mand

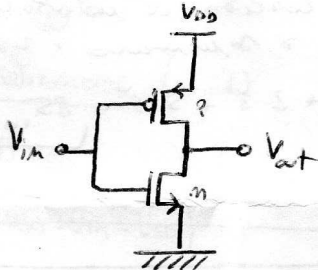


MOR

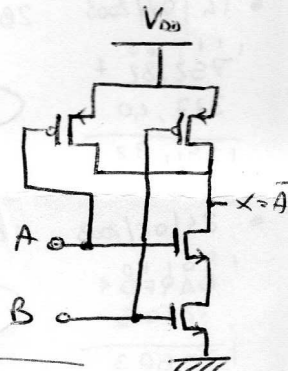
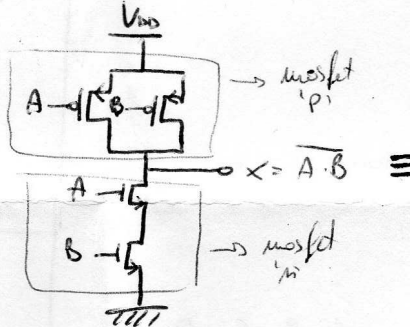


2) C-MOS

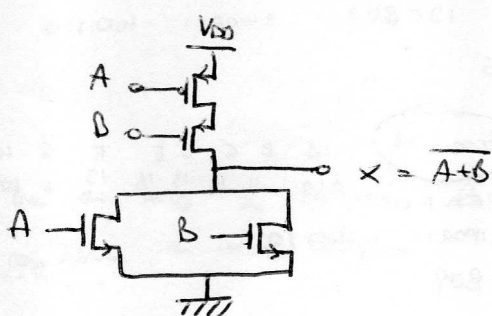
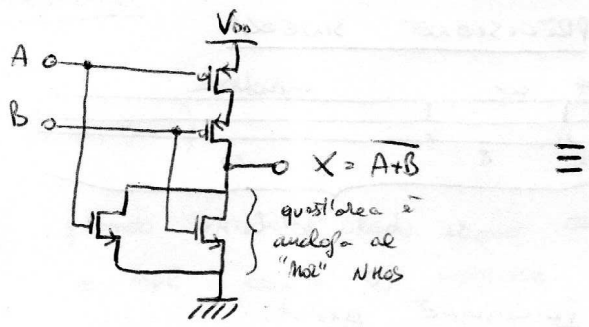
inverter



mand

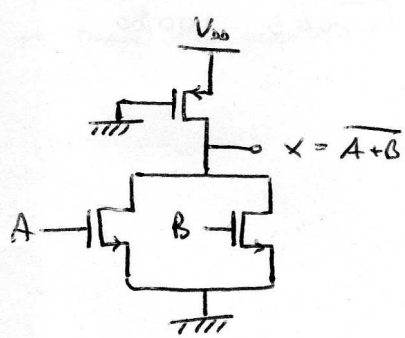


MOR



3) PSEUDO-NMOS

- Come si usa un solo transistor a canale 'p' connesso a massa e gli input colle fatti a canale 'n'



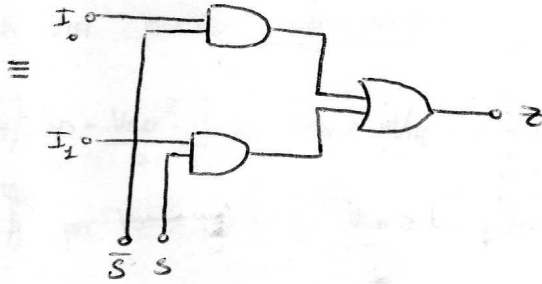
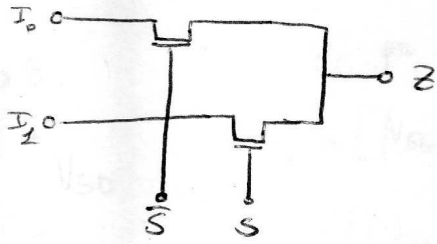
questo esempio è un NOR ma l'idea vale x ogni funzione:

→ $\overline{A \cdot B} = '0' = \text{serie}$

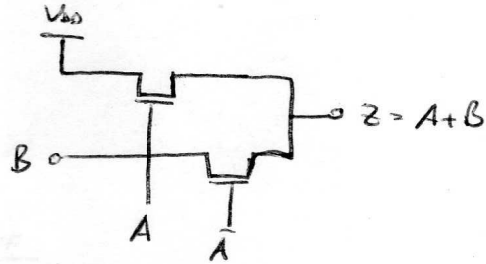
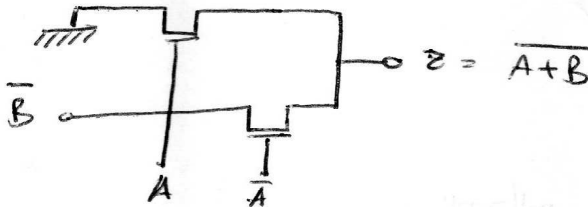
→ $\overline{A + B} = '1' = \text{parallelo}$

LOGICA A PASS-TRANSISTOR

Selettore

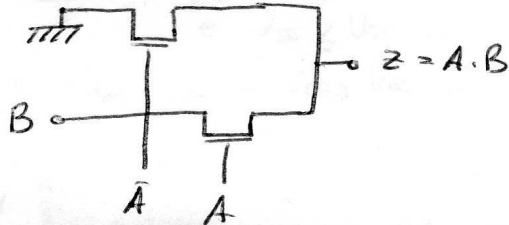
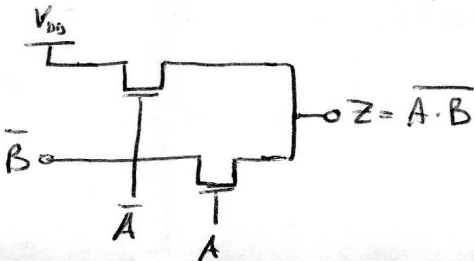


porta logica NOR



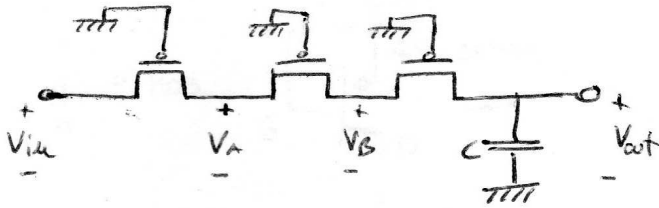
porta logica OR

porta logica NAND



porta logica AND

GATENE DI P-MOS



trasferimento di uno 0

$V_{in} = 0V$
 ↳ il livello zero è trasferito con un aumento della tensione pari a $|V_{tp}|$ (tensione di soglia dei mosfet) che è la minima tensioneabile dai P-MOS

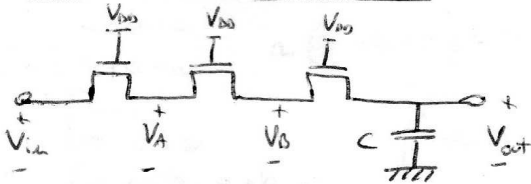
$$V_{in} = 0V \rightarrow V_A = -|V_{tp}| \rightarrow V_B = -|V_{tp}| \Rightarrow V_{out} = -|V_{tp}|$$

trasferimento di un 1

Una catena di P-MOS non ha perdite per il livello alto di tensione

$$V_{in} = V_{DD} \rightarrow V_A \rightarrow V_B \rightarrow V_{out} = V_{DD}$$

GATENE DI N-MOS



trasferimento di uno 0

Una catena di N-MOS non ha perdite per il livello basso

$$V_{in} = 0V \Rightarrow V_{out} = 0V$$

trasferimento di un 1

C'è una perdita di tensione pari a V_{tn}

$$V_{in} = V_{DD} \rightarrow V_A = V_{max} = V_{DD} - V_{tn} \rightarrow V_B = V_{max} \rightarrow V_{out} = V_{max}$$

GATENE MISTE

- Se trasmette un '1' percola la soglia V_{tn}
- Se trasmette uno '0' "percola" la soglia V_{tp}